

INTERNATIONAL STANDARD

NORME INTERNATIONALE

Test methods for electrical materials, printed boards and other interconnection structures and assemblies –

Part 5-1: General test methods for materials and assemblies – Guidance for printed board assemblies

Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles –

Partie 5-1: Méthodes d'essai générales pour les matériaux et les assemblages – Lignes directrices pour les assemblages de cartes à circuit imprimé

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.180

ISBN 978-2-8322-3506-5

Warning! Make sure that you obtained this publication from an authorized distributor. Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.
--

CONTENTS

FOREWORD.....	4
INTRODUCTION.....	6
1 Scope.....	8
2 Normative references.....	8
3 Accuracy, precision and resolution	8
3.1 General.....	8
3.2 Accuracy.....	8
3.3 Precision.....	9
3.4 Resolution.....	10
3.5 Report	10
3.6 Student's t distribution.....	10
3.7 Suggested uncertainty limits	11
4 Catalogue of approved test methods	12
5 List of contents of the IEC 61189-5 series	12
Annex A (informative) Tests	13
Annex B (informative) Guidance documents and handbooks	15
B.1 General.....	15
B.2 Handbook and guide to supplement IPC-J-STD-001	15
B.3 Guidelines for Electrically Conductive Surface Mount Adhesives (IPC-3406).....	15
B.4 Users Guide for Cleanliness of Unpopulated Printed Boards (IPC-5701).....	15
B.5 Guidelines for OEM's in Determining Acceptable Levels of Cleanliness of Unpopulated Printed Boards (IPC-5702)	15
B.6 Surface Insulation Resistance Handbook (IPC-9201)	16
B.7 Material and Process Characterisation / Qualification Test Protocol for Assessing Electrochemical Performance (IPC-9202)	16
B.8 User Guide for the IPC/IEC B52 Process Qualification Test Vehicle (IPC-9203)	16
B.9 PWB Assembly Soldering Process Guideline for Electronic Components (IPC-9502)	16
B.10 Aqueous Post Solder Cleaning Handbook (IPC-AC-62A)	17
B.11 Guidelines for Cleaning of Printed Boards and Assemblies (IPC-CH-65A).....	17
B.12 Handbook (IPC-J-STD-005).....	17
B.13 Acceptability of Electronic Assemblies (IPC-HDBK-610).....	18
B.14 Guidelines for Design, Selection and Application of Conformal Coatings (IPC-HDBK-830)	18
B.15 Solder mask Handbook (IPC-HDBK-840)	18
B.16 Guidelines and Requirements for Electrical Testing of Unpopulated Printed Boards (IPC-9252)	19
B.17 In-Process DPMO and Estimated Yield for PCAs (IPC-9261A).....	19
B.18 Assembly Soldering Process Guideline for Electronic Components (IPC-9502 PWB)	20
B.19 Users Guide for IPC-TM-650, Method 2.6.27, Thermal Stress, Convection Reflow Assembly Simulation (IPC-9631)	20
B.20 High Temperature Printed Board Flatness Guideline (IPC-9641)	20
B.21 User Guide for the IPC-TM-650, Method 2.6.25, Conductive Anodic Filament (CAF) Resistance Test (Electrochemical Migration Testing) (IPC-9691A).....	21

B.22	Mechanical Shock Test Guidelines for Solder Joint Reliability (IPC-JEDEC-9703)	21
B.23	Printed Circuit Assembly Strain Gage Test Guideline (IPC-JEDEC-9704A)	22
Bibliography		23
Table 1 – Student's t distribution		11
Table A.1 – General test methods for materials and assemblies		13

INTERNATIONAL ELECTROTECHNICAL COMMISSION

TEST METHODS FOR ELECTRICAL MATERIALS, PRINTED BOARDS AND OTHER INTERCONNECTION STRUCTURES AND ASSEMBLIES –

Part 5-1: General test methods for materials and assemblies – Guidance for printed board assemblies

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 61189-5-1 has been prepared by IEC technical committee 91: Electronics assembly technology.

The text of this standard is based on the following documents:

CDV	Report on voting
91/1273/CDV	91/1354/RVC

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts in the IEC 61189 series, published under the general title *Test methods for electrical materials, printed boards and other interconnection structures and assemblies*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

INTRODUCTION

IEC 61189 relates to test methods for printed boards and printed board assemblies, as well as related materials or component robustness, irrespective of their method of manufacture.

The standard is divided into separate parts, covering information for the designer and the test methodology engineer or technician. Each part has a specific focus. Methods are grouped according to their application and numbered sequentially as they are developed and released.

In some instances test methods developed by other technical committees (for example, TC 104) have been reproduced from existing IEC standards in order to provide the reader with a comprehensive set of test methods. When this situation occurs, it will be noted on the specific test method. If the test method is reproduced with minor revisions, those paragraphs that are different are identified.

This part of IEC 61189 contains test methods for evaluating printed board assemblies as well as materials used in the manufacture of electronic assemblies. The methods are self-contained, with sufficient detail and description so as to achieve uniformity and reproducibility in the procedures and test methodologies.

It was decided by TC 91 that the contents of IEC 61189-5 and IEC 61189-6 be merged into a series of documents in the following way:

IEC 61189-5-1, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-1: General test methods for materials and assemblies – Guidance for printed board assemblies*

IEC 61189-5-2:2015, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-2: General test methods for materials and assemblies – Soldering flux for printed board assemblies*

IEC 61189-5-3:2015, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-3: General test methods for materials and assemblies – Soldering paste for printed board assemblies*

IEC 61189-5-4:2015, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-4: General test methods for materials and assemblies – Solder alloys and fluxed and non-fluxed solid wire for printed board assemblies*

IEC 61189-5-501:—, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-501: General test methods for materials and assemblies – Surface insulation resistance (SIR) testing of solder fluxes*¹

IEC 61189-5-502:—, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-502: General test methods for materials and assemblies – SIR testing of assemblies*¹

IEC 61189-5-503:—, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-503: General test methods for materials and assemblies – Conductive Anodic Filaments (CAF) testing of circuit boards*¹

IEC 61189-5-504:—, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-504: General test methods for materials and assemblies – Process ionic contamination testing*¹

¹ Under consideration.

The tests shown in this standard are grouped according to the following principles:

P: preparation/conditioning methods

V: visual test methods

D: dimensional test methods

C: chemical test methods

M: mechanical test methods

E: electrical test methods

N: environmental test methods

X: miscellaneous test methods including process control tests for the assembly process

To facilitate reference to the tests, to retain consistency of presentation and to provide for future expansion, each test is identified by a number (assigned sequentially) added to the prefix (group code) letter showing the group to which the test method belongs.

The test method numbers have no significance with respect to an eventual test sequence. This responsibility rests with the relevant specification that calls for the method being performed. The relevant specification, in most instances, also describes pass/fail criteria.

The letter and number combinations are for reference purposes to be used by the relevant specification. Thus, "5-2C01" represents the first chemical test method described in IEC 61189-5-2.

In short, in this example, 5-2 is the number of the part of IEC 61189, C is the group of methods, and 01 is the test number.

A list of all test methods included in the above-mentioned documents, is given in Annex A. This annex will be reissued whenever new tests are introduced.

TEST METHODS FOR ELECTRICAL MATERIALS, PRINTED BOARDS AND OTHER INTERCONNECTION STRUCTURES AND ASSEMBLIES –

Part 5-1: General test methods for materials and assemblies – Guidance for printed board assemblies

1 Scope

This part of IEC 61189 is a catalogue of test methods representing methodologies and procedures that can be applied to test printed board assemblies.

This part of IEC 61189 contains the types of content of the IEC 61189-5 series, as well as guidance documents and handbooks for printed board assemblies.

2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

There are no normative references in this document.

SOMMAIRE

AVANT-PROPOS.....	30
INTRODUCTION.....	32
1 Domaine d'application.....	34
2 Références normatives	34
3 Exactitude, précision et résolution.....	34
3.1 Généralités	34
3.2 Exactitude.....	35
3.3 Précision.....	35
3.4 Résolution.....	36
3.5 Rapport.....	36
3.6 Distribution t de Student.....	36
3.7 Limites d'incertitude suggérées	37
4 Catalogue des méthodes d'essai approuvées	38
5 Détail du contenu de la série IEC 61189-5.....	38
Annexe A (informative) Essais	39
Annexe B (informative) Documents et manuels de lignes directrices	41
B.1 Généralités	41
B.2 Manuel et guide venant en complément de l'IPC-J-STD-001.....	41
B.3 Guidelines for Electrically Conductive Surface Mount Adhesives (IPC-3406).....	41
B.4 Users Guide for Cleanliness of Unpopulated Printed Boards (IPC-5701).....	41
B.5 Guidelines for OEM's in Determining Acceptable Levels of Cleanliness of Unpopulated Printed Boards (IPC-5702)	41
B.6 Surface Insulation Resistance Handbook (IPC-9201)	42
B.7 Material and Process Characterisation/Qualification Test Protocol for Assessing Electrochemical Performance (IPC-9202)	42
B.8 User Guide for the IPC/IEC B52 Process Qualification Test Vehicle (IPC- 9203).....	42
B.9 PWB Assembly Soldering Process Guideline for Electronic Components (IPC-9502)	43
B.10 Aqueous Post Solder Cleaning Handbook (IPC-AC-62A)	43
B.11 Guidelines for Cleaning of Printed Boards and Assemblies (IPC-CH-65A).....	43
B.12 Handbook (IPC-J-STD005)	43
B.13 Acceptability of Electronic Assemblies (IPC-HDBK-610)	44
B.14 Guidelines for Design, Selection and Application of Conformal Coatings (IPC-HDBK-830)	44
B.15 Solder mask Handbook (IPC-HDBK-840)	44
B.16 Guidelines and Requirements for Electrical Testing of Unpopulated Printed Boards (IPC-9252)	45
B.17 In-Process DPMO and Estimated Yield for PCAs (IPC-9261A).....	45
B.18 Assembly Soldering Process Guideline for Electronic Components (IPC- 9502 PWB)	46
B.19 Users Guide for IPC-TM-650, Method 2.6.27, Thermal Stress, Convection Reflow Assembly Simulation (IPC-9631)	46
B.20 High Temperature Printed Board Flatness Guideline (IPC-9641)	47
B.21 User Guide for the IPC-TM-650, Method 2.6.25, Conductive Anodic Filament (CAF) Resistance Test (Electrochemical Migration Testing) (IPC-9691A).....	48

B.22	Mechanical Shock Test Guidelines for Solder Joint Reliability (IPC-JEDEC-9703)	48
B.23	Printed Circuit Assembly Strain Gage Test Guideline (IPC-JEDEC-9704A)	49
Bibliographie		50
Tableau 1 – Distribution t de Student.....		37
Tableau A.1 – Méthodes d’essai générales pour les matériaux et assemblages.....		39

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

MÉTHODES D'ESSAI POUR LES MATÉRIAUX ÉLECTRIQUES, LES CARTES IMPRIMÉES ET AUTRES STRUCTURES D'INTERCONNEXION ET ENSEMBLES –

Partie 5-1: Méthodes d'essai générales pour les matériaux et les assemblages – Lignes directrices pour les assemblages de cartes à circuit imprimé

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 61189-5 a été établie par le comité d'études 91 de l'IEC: Techniques d'assemblage des composants électroniques.

Le texte de cette norme est issu des documents suivants:

CDV	Rapport de vote
91/1273/CDV	91/1354/RVC

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 61189, publiées sous le titre général *Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

INTRODUCTION

L'IEC 61189 porte sur les méthodes d'essai des cartes à circuit imprimé et des assemblages de cartes à circuit imprimé, ainsi que sur la solidité des matériaux ou composants associés, quelle que soit leur méthode de fabrication.

La norme est divisée en différentes parties qui contiennent des informations destinées au concepteur et la méthodologie d'essai destinée aux ingénieurs ou aux techniciens. Chaque partie met l'accent sur un élément particulier. Les méthodes sont regroupées en fonction de leur application et numérotées de manière séquentielle au fur et à mesure de leur développement et de leur publication.

Dans certains cas, les méthodes d'essai développées par d'autres comités techniques (le TC 104, par exemple) ont été reproduites à partir de normes IEC existantes afin de proposer au lecteur un ensemble exhaustif de méthodes d'essai. Dans ce cas, cela est indiqué dans la méthode d'essai spécifique. Si la méthode d'essai reproduite comporte quelques révisions mineures, les alinéas modifiés sont identifiés.

Cette partie de l'IEC 61189 contient des méthodes d'essai qui permettent d'évaluer les assemblages de cartes à circuit imprimé et les matériaux utilisés dans la fabrication des assemblages électroniques. Les méthodes sont indépendantes et contiennent des détails et une description suffisants pour atteindre l'uniformité et la reproductibilité des modes opératoires et des méthodologies d'essai.

Le TC 91 a décidé de fusionner le contenu de l'IEC 61189-5 et de l'IEC 61189-6 dans une série de documents, de la manière suivante:

IEC 61189-5-1, *Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles – Partie 5-1: Méthodes d'essai générales pour les matériaux et les assemblages – Lignes directrices pour les assemblages de cartes à circuit imprimé*

IEC 61189-5-2:2015, *Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles – Partie 5-2: Méthodes d'essai générales pour les matériaux et les assemblages – Flux de brasage pour les assemblages de cartes imprimées*

IEC 61189-5-3:2015, *Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles – Partie 5-3: Méthodes d'essai générales pour les matériaux et les assemblages – Pâte de brasage pour les assemblages de cartes imprimées*

IEC 61189-5-4:2015, *Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles – Partie 5-4: Méthodes d'essai générales pour les matériaux et les assemblages – Alliages à braser et brasages solides fluxés et non fluxés pour les assemblages de cartes imprimées*

IEC 61189-5-501:—, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-501: General test methods for materials and assemblies – Surface insulation resistance (SIR) testing of solder fluxes*¹

IEC 61189-5-502:—, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-502: General test methods for materials and assemblies – SIR testing of assemblies*¹

¹ A l'étude.

IEC 61189-5-503:—, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-503: General test methods for materials and assemblies – Conductive Anodic Filaments (CAF) testing of circuit boards* ²

IEC 61189-5-504:—, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 5-504: General test methods for materials and assemblies – Process ionic contamination testing* ²

Les essais abordés dans cette norme sont regroupés en fonction des principes suivants:

- P: méthodes de préparation/conditionnement
- V: méthodes d'essai visuel
- D: méthodes d'essai dimensionnel
- C: méthodes d'essai chimique
- M: méthodes d'essai mécanique
- E: méthodes d'essai électrique
- N: méthodes d'essai environnemental
- X: méthodes d'essai diverses, y compris les essais de contrôle du processus d'assemblage

Pour faciliter la référence aux essais, maintenir la cohérence de la présentation et envisager les développements à venir, chaque essai est identifié par un numéro (attribué de manière séquentielle) ajouté à la lettre du préfixe (code de groupe) indiquant le groupe auquel appartient la méthode d'essai.

Les numéros de méthode d'essai n'ont pas de signification particulière quant à une éventuelle séquence d'essais. Cette responsabilité appartient à la spécification pertinente qui nécessite la réalisation de la méthode. Dans la plupart des cas, la spécification pertinente décrit également les critères de réussite/d'échec.

Les combinaisons de lettre et de numéro sont indiquées à titre de référence que la spécification pertinente va utiliser. Ainsi, l'expression "5-2C01" représente la première méthode d'essai chimique décrite dans l'IEC 61189-5-2.

En bref, dans cet exemple, 5-2 est le numéro de la partie de l'IEC 61189, C est le groupe des méthodes et 01 est le numéro d'essai.

Une liste de toutes les méthodes d'essai des documents mentionnés ci-dessus est donnée dans l'Annexe A, laquelle sera republiée à chaque introduction de nouveaux essais.

² A l'étude.

MÉTHODES D'ESSAI POUR LES MATÉRIAUX ÉLECTRIQUES, LES CARTES IMPRIMÉES ET AUTRES STRUCTURES D'INTERCONNEXION ET ENSEMBLES –

Partie 5-1: Méthodes d'essai générales pour les matériaux et les assemblages – Lignes directrices pour les assemblages de cartes à circuit imprimé

1 Domaine d'application

La présente partie de l'IEC 61189 est un catalogue de méthodes d'essai qui représentent les méthodologies et les modes opératoires qui peuvent être appliqués aux assemblages de cartes à circuit imprimé.

La présente partie de l'IEC 61189 récapitule le contenu de la série IEC 61189-5, ainsi que les documents et manuels avec les lignes directrices relatives aux assemblages de cartes à circuit imprimé.

2 Références normatives

Les documents suivants cités dans le texte constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

Le présent document ne contient aucune référence normative.